

**ОСОБЕННОСТИ ПРОЦЕССА ПЛАЗМОХИМИЧЕСКОГО ОСАЖДЕНИЯ ПРИ
ФОРМИРОВАНИИ ПАССИВИРУЮЩИХ ПОКРЫТИЙ В ТЕХНОЛОГИИ
ПРИБОРОВ И ИС НА ОСНОВЕ GaAs**

**А.В. Волосов, А.Л. Кузнецов*

Национальный исследовательский ядерный университет «МИФИ»
115409, г. Москва, Каширское шоссе, дом 31, e-mail avv-ne@mail.ru

В качестве основного метода нанесения пассивирующих покрытий в технологии приборов и ИС на основе GaAs уже достаточно давно используется процесс плазмохимического нанесения Si_3N_4 . Современное оборудование для реализации процессов плазмохимического осаждения диэлектрических пленок предоставляет технологам весьма широкий спектр режимов, которые обеспечивают хорошее качество пленок. Однако, наряду с качеством самих пленок, важным требованием к пассивирующим покрытиям является стабилизация характеристик границы раздела GaAs - Si_3N_4 на оптимальном уровне.

Условия реализации плазмохимического осаждения позволяют как «законсервировать» поверхность GaAs, сформированную на подготовительных операциях, так и весьма существенно модифицировать ее за счет бомбардировки ускоренными частицами плазмы.

В настоящей работе для осаждения Si_3N_4 были использованы два типа реакторов, - реактор, обеспечивающий энергию ионов, бомбардирующих подложку на уровне 10 эВ (далее низкоэнергетический реактор - НЭР), и классический планарный реактор с энергией ионов порядка 100 эВ (далее высокоэнергетический реактор - ВЭР).

В рамках исследования характеристик границы раздела проводилось измерение и анализ вольт – фарадных характеристик МДП – структур, методом Оже – спектроскопии определялся элементный состав области GaAs - Si_3N_4 .

В результате исследований было установлено, что осаждение пленок Si_3N_4 в условиях НЭР приводит к тому, что на поверхности GaAs сохраняется слой собственного оксида полупроводника, что является причиной неудовлетворительных характеристик границы раздела.

При нанесении пленок Si_3N_4 в ВЭР, при относительно невысокой скорости осаждения, слой собственного оксида удаляется за счет распыления, однако бомбардировка полупроводникового кристалла ускоренными частицами плазмы приводит к образованию структурных дефектов в приповерхностной области GaAs, что проявляется в повышенной ($\sim 1 \cdot 10^{12} \text{см}^{-2}$) плотности поверхностных состояний на границе раздела.

Применение модифицирующей обработки, обеспечивающей преобра-

зование собственного оксида в собственный нитрид GaAs в условиях НЭР позволило снизить плотность поверхностных состояний до уровня $\leq 1 \cdot 10^{11} \text{ см}^{-2}$.

На практике важно иметь информацию о степени искажения характеристик полупроводникового элемента (транзистора) при формировании пассивирующего покрытия. С целью получения такой информации было проведено исследование изменения характеристик тестового транзистора после нанесения пассивирующей пленки нитрида кремния. Результаты исследований приведены в таблице.

Таблица

Изменение характеристик тестовых элементов ИС при осаждении пассивирующих покрытий

Тип оборудования	Характеристика измеряемой структуры	Характеристики тестовых элементов							
		$I_y, \text{ нА/мм}$		$I_{CD}, \text{ мА/мм}$		$I_{CO}, \text{ мА/мм}$		$U_{ПТ}, \text{ В}$	
		$(I_y)_{cp}$	σ_y	$(I_{CD})_{cp}$	σ_{CD}	$(I_{CO})_{cp}$	σ_{CO}	$(U_{ПТ})_{cp}$	$\sigma_{ПТ}$
ВЭР	исходная	116	145	113	14,8	19,3	6,5	- 0,3	0,07
	после нанесения	60,1	70,6	85,0	27,0	6,5	5,7	- 0,2	0,12
НЭР	исходная	87,3	30,2	107	23,2	20,2	8,1	- 0,26	0,15
	после нанесения	45,8	28,2	103	21,9	17,0	6,9	- 0,26	0,11
НТОМ	исходная	93,6	21,6	228	34,3	74,3	29,6	- 0,79	0,18
	после нанесения	26,0	21,4	207	37,3	74,5	30,5	- 0,79	0,15

Сокращения и обозначения в таблице, - НТОМ – низкотемпературное окисление моносилана (метод осаждения пленок SiO₂), I_y - ток утечки межэлементной изоляции при напряжении 6,0 В, I_{CD} - ток насыщения тестового транзистора при токе затвора 20 мА/мм, I_{CO} - ток насыщения тестового транзистора при напряжении на затворе $U_{зп} = 0\text{В}$, $U_{ПТ}$ - напряжение перекрытия.

Из данных приведенных в таблице следует, что нанесение пассивирующего покрытия всегда приводит к снижению токов утечки межэлементной изоляции. Если нанесение пассивирующего покрытия сопровождается внесением структурных дефектов в приповерхностные слои полупроводника, заметно снижаются токи в канале транзистора (ВЭР). Для сравнения в исследовании использованы покрытия, полученные методом, исключаящим любое, кроме термического (250 °С), воздействие на полупроводник (НТОМ). Видно, что использование такого покрытия не приводит к изменению статических характеристик тестового транзистора, однако, как было показано выше характеристики границы раздела в такой структуре нельзя считать удовлетворительными. Следует ожидать, что влияние таких характеристик границы раздела проявится на динамических параметрах транзистора.